

Kosten sparen bei der Halbleiterherstellung

Mineralische Schicht ermöglicht hohe Dotierungsdichten von Halbleitern und vereinfacht den Produktionsprozess.

Computer werden immer kleiner und leistungsfähiger. Möglich macht das eine Fertigungstechnologie, die viele Milliarden elektronischer Bauelemente mit großer Präzision auf nur wenige Quadratmillimeter große Halbleiterplättchen (Chips) aufbringt.

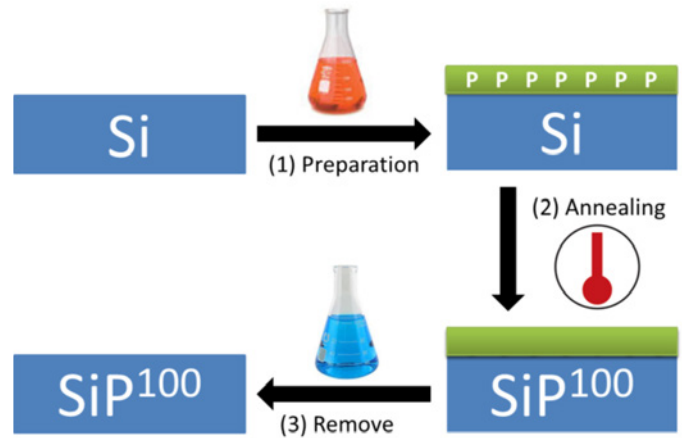
Als Basis für die Fertigung dieser Chips dienen meist millimeterdünne Plättchen aus einkristallinem Silizium, die sogenannten Wafer. Durch die Dotierung bestimmter Bereiche des Siliziumsubstrats mit Fremdatomen, wie beispielsweise Phosphor, entstehen halbleitende Transistoren und andere elektronische Bauteile.

Zur Dotierung wird heute häufig eine Schicht aus phosphorhaltigen, organischen Molekülen auf den Wafer aufgetragen. Um nur ausgewählte Bereiche zu dotieren, wird die organische Schicht durch Ätzen strukturiert. Zum Schutz vor Verdampfen muss auf die organische noch eine anorganische Schicht aufgebracht werden. Durch kurzes Erhitzen diffundieren

dann die Phosphoratomme aus der organischen Schicht in das Silizium ein und die anorganische Schicht kann wieder abgelöst werden. Diese als „Monolayer Doping“ (MLD) bekannte Technik hat jedoch den Nachteil, dass die Zahl der für die Dotierung zur Verfügung stehenden Phosphoratomme begrenzt ist.

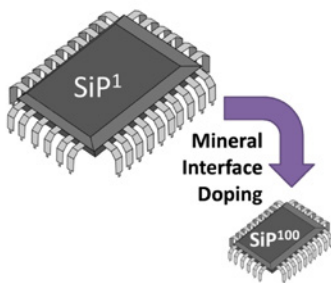
KIT-Wissenschaftler des Instituts für Funktionelle Grenzflächen (IFG) haben ein Verfahren entwickelt, das für die Dotierung nur eine, rein anorganische Schicht einsetzt. Diese als „Mineral Interface Doping“ (MID) bezeichnete Technik beruht auf dem Eintauchen des gereinigten Wafers in verschiedene Lösungen. Je nach Länge der Tauchvorgänge bilden sich auf dem Silizium etwa 20 bis 200 Nanometer dicke mineralische Schichten. Die Strukturierung funktioniert auch hier durch Ätzverfahren; das Eindiffundieren des Phosphors erfolgt durch kurzes Erhitzen.

Die neue Technologie ermöglicht hohe Dotierungsdichten und damit den Bau noch kleinerer Halbleiterbauelemente. Das Verfahren kann zurzeit für die Dotierung mit Phosphor und Arsen angewandt werden. Es kommt ohne organische Materialien aus, somit besteht keine Ge-



Schritte zur Herstellung dotierter Halbleiter: (1) Vorbereitung des Wafers aus Silizium und Aufbringen einer phosphorhaltigen, mineralischen Schicht, (2) Eindiffundieren des Phosphors durch Erhitzen, (3) Entfernen der Schicht.

fahr der Verunreinigung des Halbleiters durch Kohlenstoffatome. Da man keine zusätzliche Schutzschicht auftragen muss, ergibt sich die Möglichkeit zur Kosteneinsparung durch ein vereinfachtes Herstellungsverfahren. Das KIT sucht Partner zur Weiterentwicklung und zur Anwendung des Verfahrens. ■



Das „Mineral Interface Doping“ (MID) ermöglicht im Vergleich zum „Monolayer Doping“ (MLD) höhere Dotierungsdichten und damit die Herstellung noch kleinerer Halbleiterbauteile.

INTERESSANT FÜR

- Halbleiterindustrie
- Chiphersteller
- Elektronik

Technologieangebot 584
www.kit-technologie.de

